

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
10. Februar 2005 (10.02.2005)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2005/013453 A1

(51) Internationale Patentklassifikation⁷: **H02H 3/20**, B60R 16/02

(21) Internationales Aktenzeichen: PCT/EP2004/051622

(22) Internationales Anmeldedatum:
27. Juli 2004 (27.07.2004)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
103 34 399.7 28. Juli 2003 (28.07.2003) DE

(71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme von US*): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, 80333 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (*nur für US*): BOLZ, Stephan [DE/DE]; Lehenweg 4, 93102 Pfatter (DE). LUGERT, Günter [DE/DE]; Gertrud-Bäumer-Weg 7, 93055 Regensburg (DE).

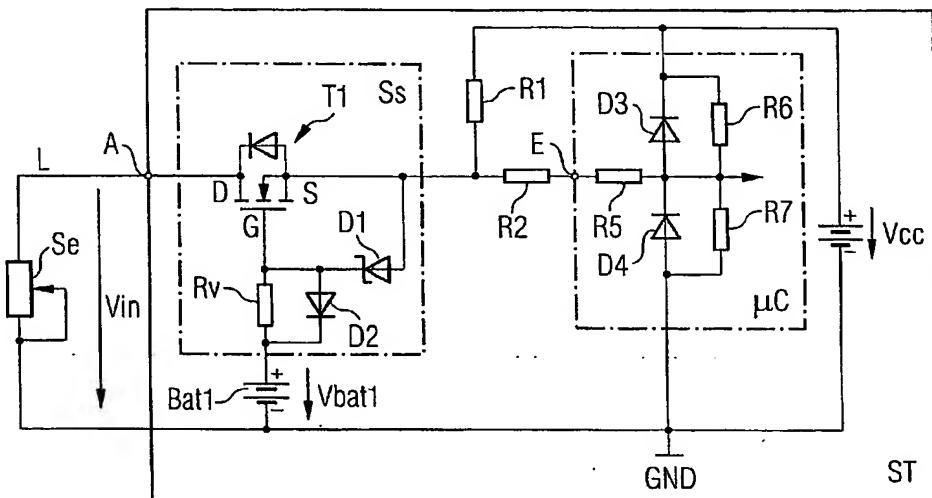
(74) Gemeinsamer Vertreter: SIEMENS AKTIENGESELLSCHAFT; Postfach 22 16 34, 80506 München (DE).

(81) Bestimmungsstaaten (*soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart*): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM,

[Fortsetzung auf der nächsten Seite]

(54) Title: DEVICE FOR THE PROTECTION OF ELECTRONIC MODULES AGAINST SHORT CIRCUITS IN A MULTIVOLTAGE ON-BOARD ELECTRICAL WIRING SYSTEM

(54) Bezeichnung: VORRICHTUNG ZUM SCHUTZ VON ELEKTRONIK-BAUGRUPPEN IN EINEM MEHRSPANNUNGS-BORDNETZ GEGEN KURZSCHLÜSSE



(57) Abstract: A device for protecting electronic modules in a multivoltage on-board electrical wiring system comprising a first accumulator of a low on-board electrical wiring system voltage, against short circuits after a high on-board electrical wiring system voltage, consisting of a transistor whose drain-source path is inserted between the control device connection and the electronic module connection. The source connection of the transistor is linked to the electronic module connection. A gate resistor and a diode guiding the current in the direction of the plus pole of the first accumulator are parallel-mounted between the gate connection of the transistor and the plus pole of the accumulator. A Zener diode is arranged between the gate connection and source connection of the transistor.

[Fortsetzung auf der nächsten Seite]

WO 2005/013453 A1



TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM,
ZW.

(84) **Bestimmungsstaaten** (*soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart*): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) **Zusammenfassung:** Vorrichtung zum Schutz von Elektronik-Baugruppen in einem Mehrspannungs- Bordnetz mit einem ersten Akkumulator einer niedrigen Bordnetzspannung, gegen Kurzschlüsse nach einer hohen Bordnetzspannung, mit einem Transistor, dessen Drain- Source-Strecke zwischen dem Steuergeräteanschluss und dem Anschluss der Elektronik-Baugruppe eingefügt ist, wobei der Sourceanschluss des Transistors mit dem Anschluss der Elektronik-Baugruppe verbunden ist, und deren Drainanschluss mit dem Steuergeräteanschluss verbunden ist, wobei zwischen dem Gateanschluss des Transistors und dem Pluspol des Akkumulators die Parallelschaltung eines Gatewiderstandes und einer in Richtung zum Pluspol des ersten Akkumulators stromleitenden Diode angeordnet ist, und wobei zwischen Gateanschluss und Sourceanschluss des Transistors eine Zenerdiode angeordnet ist.